

16.01.1980

⑧ BUNDESREPUBLIK

DEUTSCHLAND



DEUTSCHES  
PATENTAMT

⑫ Patentschrift  
⑪ DE 3001331 C2

⑥ Int. Cl. 4:  
**H04L 25/00**

G 07 C 5/08  
G 06 F 5/00  
G 08 C 19/16  
H 03 M 9/00

② Aktenzeichen: P 30 01 331.1-31  
③ Anmeldetag: 16. 1. 80  
④ Offenlegungstag: 23. 7. 81  
⑤ Veröffentlichungstag der Patenterteilung: 7. 12. 89

DE 3001331 C2

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

⑦ Patentinhaber:

Robert Bosch GmbH, 7000 Stuttgart, DE

⑦ Erfinder:

Klötzner, Winfried, Dipl.-Ing., 7133 Maulbronn, DE;  
Nitschke, Werner, Dipl.-Phys., 7257 Ditzingen, DE;  
Schenk, Manfred, Ing.(grad.), 7012 Fellbach, DE

⑥ Für die Beurteilung der Patentfähigkeit  
in Betracht gezogene Druckschriften:

US 38 76 858  
PRUTISHAUSER, »Der Aufbau von Bussystemen,  
Elektroniker, Nr.5, 1977, EL7 bis EL15;  
C.C.I.T.T. »Green Books, Vol.VIII, Data Trans-  
mission, 1973, Recommendation V.24, S.92-99;  
LA.MITTA »Transmission Speed Identification  
Schemes IBM Techn.Disc.Bull., Vol.14, No.10,  
März 1972, S.3065-3068;  
H.-B.Koopmann, »Schnittstellen an Mikroprozessor-  
Systemen«, Elektronik Journal, H.10/1979, S.5-8;

④ Verfahren zur asynchronen seriellen Datenübertragung mit wahlfreier Übertragungsgeschwindigkeit und  
Schaltungsanordnung dazu

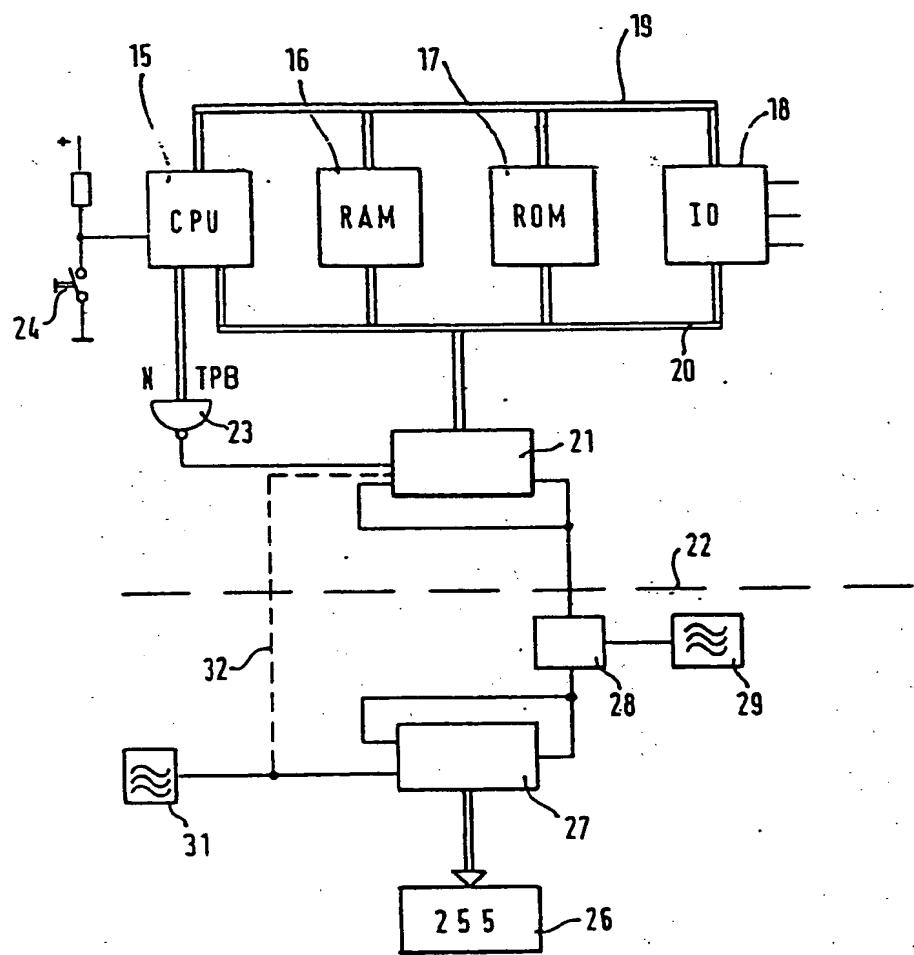
DE 3001331 C2

BEST AVAILABLE COPY

ZEICHNUNGEN BLATT 1

Nummer: 30 01 331  
Int. Cl. 4: H 04 L 25/00  
Veröffentlichungstag: 7. Dezember 1989

FIG.1



## Beschreibung

Im Zuge der immer umfangreicher Datenverarbeitung von Betriebskenngrößen einer Brennkraftmaschine wird es immer vordringlicher, Einzeldaten, Zwischenwerte oder Fehlercodes auf Wunsch auf eine externe Signalverarbeitungs- oder Anzeigeeinheit zu geben. Beispielsweise können Augenblickswerte der Drehzahl, der Temperatur, der Last oder Fehlercodes im Rahmen eines Selbsttests der Anlage interessant sein. Dabei stellt sich das Problem der möglichst einfachen Auskopplung dieser Daten aus den jeweiligen Speichern über den Datenbus. Grundsätzlich sind derartige Übertragungssysteme bekannt. Bei ihnen wird das Datenwort in ein Schieberregister eingelesen, dessen Inhalt dann seriell übertragen wird. Dabei entspricht bei bekannten Anlagen die Taktfrequenz des Systems derjenigen der Übertragungs- und Empfängereinheit. Da dabei Synchronisierungsprobleme auftreten und infolge dessen Störungsquellen gegeben sind, leuchtet ein. Aus der Veröffentlichung L. A. Mitta "Transmission Speed Identification Scheme", IBM Technical Disclosure Bulletin, Vol. 14, Nr. 10, März 1972, Seite 3065 bis 3066 ist bereits ein serielles Datenübertragungssystem bekannt, bei dem die Übertragung der Geschwindigkeit schwanken kann. Hierbei sendet das langsamste Terminal ein Wort aus, das dem Sender zur Geschwindigkeitserkennung dient. Aufgrund des ausgesandten Wortes wird die Übertragungsgeschwindigkeit festgelegt. Die Übertragung eines Wortes nimmt relativ viel Zeit in Anspruch, so daß insbesondere bei der schnellen Datenübertragung in Istzeit, wie sie im Kraftfahrzeug erforderlich ist, Probleme mit der Übertragungsgeschwindigkeit auftreten. Aus der Zeitschrift "Elektroniker" Nr. 5/1977, Seite EL 7 bis EL 15 ist der Aufbau von Bussystemen bekannt. Zur seriellen Datenübertragung wird in dieser Druckschrift vorgeschlagen, einen festen, von einer zentralen Steuerung vorgegebenen Takt- und Instruktionszyklus zu benutzen. Durch die zentrale Synchronisation ist sichergestellt, daß Abweichungen vom zentralen Takt nicht auftreten können.

Es ist Aufgabe der Erfindung, ein Verfahren zur Datenübertragung und eine Vorrichtung dazu zu schaffen, bei dem trotz schwankender Taktfrequenz eine sichere Datenübertragung zum Empfänger gewährleistet ist.

Diese Aufgabe wird durch die Verfahrensmerkmale der Patentansprüche 1 bis 3 gelöst. Die Patentansprüche 4 und 6 geben eine Vorrichtung bzw. eine Schaltungsanordnung zur Durchführung der Verfahren wieder.

## Vorteile der Erfindung

Die erfindungsgemäßen Verfahren haben den Vorteil, daß die Taktfrequenz im relativ starken Umfang schwanken kann, ohne daß die Datenübertragung gestört wird. Durch die Verwendung eines Startbits wird die Datenübertragung wesentlich abgekürzt, da für die Übertragung eines Datenworts nur unwesentlich längere Zeit beansprucht wird. Dadurch ist es möglich, beispielsweise das Startbit jedem Wort voranzustellen, so daß eine sichere Synchronisation des empfängerseitigen Abtastfrequenzgenerators möglich ist. Auch kurzzeitige Übertragungsschwankungen führen aus diesem Grunde nicht zu einer Störung der Datenübertragung, so daß beispielsweise Beeinflussungen durch die Betriebsspannung oder die Temperatur, die insbesondere im Kraftfahrzeug stark schwanken, ausgeschlossen sind.

Bei einer weiteren vorteilhaften Ausgestaltung der

Erfindung ist sichergestellt, daß die vom Sender bereitgestellten Daten durch ein Taktsignal des Empfängers übertragen werden, wobei durch die Verwendung eines einzigen Taktsignalgenerators auf besonders einfache Weise sichergestellt wird, daß die vom Sender übertragenen Daten vom Empfänger aufgenommen werden. Auch hier stören Schwankungen des Taktes bei der Datenübertragung nicht, da das Aussenden der Daten vom Empfänger und der Empfang der Daten durch den Empfänger synchronisiert sind.

Durch die Vorrichtungsansprüche sind besonders vorteilhafte und einfache Schaltungsanordnungen zur Realisierung der Verfahren unter Schutz gestellt. Für die Datenübertragung ist es besonders zweckmäßig, ein als Schieberregister ausgebildeten Parallel-Serienwandler zu verwenden, der beim letzteren Verfahren durch einen im Empfänger befindlichen Taktgenerator gesteuert wird. Mit jedem Taktimpuls wird dabei ein Signal des Schieberregisters ausgelesen, ohne gleichzeitig vom Empfänger aufgenommen zu werden. Hierbei erfolgt zweckmäßigerweise die Übertragung des Taktes und die Datenübertragung über getrennte Leitungen.

Der Empfang der Daten bei einer Schaltungsanordnung für ein Verfahren gemäß des ersten Verfahrensanspruchs hat es sich als besonders vorteilhaft herausgestellt, im Empfänger einen Zähler zur Auszählung der Startbitlänge vorzusehen und mittels dieses Zählers eine Abtastschaltung für die Daten zu steuern. Dadurch läßt sich die Synchronisation am einfachsten gestalten.

Um zu verhindern, daß Daten in das Schieberregister während des Übertragungsvorganges eingelesen werden, ist es zweckmäßig einen Zwischenspeicher vorzusehen, in den die Daten beispielsweise vom Rechner eingelesen werden und in einer Übertragungspause in das Schieberregister übernommen werden.

Die erfindungsgemäße Einrichtung läßt sich besonders vorteilhaft zur Datenübertragung innerhalb eines Kraftfahrzeugs, bzw. zum Auslesen von Fehlercodes aus dem Kraftfahrzeug verwenden.

## Zeichnung

Beispiele der Erfindung sind in der Zeichnung dargestellt und werden im folgenden beschrieben und näher erläutert. Es zeigt

Fig. 1 ein grobes und prinzipielles Blockschaltbild der Übertragungseinrichtung.

Fig. 2 ein detaillierteres Blockschaltbild einer Übertragungseinrichtung mit zwei Verbindungsleitungen,

Fig. 3 das Schaltbild eines einfachen Frequenzgenerators,

Fig. 4 ein Schaltbild einer Einrichtung zum Erzeugen von Schiebetakten, die impulsmäßig in Fig. 5 dargestellt sind,

Fig. 6 eine einfache Schaltung zum automatischen Reset nach dem Einschalten,

Fig. 7a eine senderseitige Zusatzschaltung zum Blockieren der Übertragung von Daten während des Ladevorganges des Parallel-Serien-Wandlers,

Fig. 7b eine Alternative zum Gegenstand von Fig. 7a,

Fig. 7c ein zum Gegenstand von Fig. 7b gehörendes Impulsdiagramm,

Fig. 8 sowie die Fig. 9a und 9b weitere Möglichkeiten einer Zusatzschaltung, wobei das zum Gegenstand von Fig. 9b gehörende Impulsdiagramm in Fig. 9c dargestellt ist.

Eine Schaltungsmöglichkeit zur Datenübertragung mittels einer einzigen Leitung zeigt Fig. 10

und das Impulsdiagramm ist in Fig. 11 dargestellt.

Die empfängerseitige Schaltungsanordnung zur sendeseitigen Anordnung nach Fig. 10 zeigt Fig. 12 zusammen mit dem dazugehörigen Impulsdiagramm von Fig. 13.

#### Beschreibung der Ausführungsbeispiele

Die Ausführungsbeispiele betreffen Einrichtungen zur Datenübertragung zwischen einem Steuergerät für Betriebskenngroßen einer Brennkraftmaschine und Anzeige- bzw. Diagnosesystemen. Dabei können neben einzelnen Betriebskenngroßen wie Drehzahl- und Lastsignalen auch Steuergrößen wie z. B. das Schließwinkel-signal, das Einspritzsignal, Getriebeschaltsignale oder jedoch Fehlercodes zu einer Diagnoseeinheit übertragen werden. Gerade das zuletzt genannte Beispiel verdeutlicht die mögliche Trennung zwischen dem Bord-Gerät im Kraftfahrzeug und einer stationären Meßeinheit z. B. in einer Werkstatt.

Eine Begrenzung der zu übertragenden Daten hinsichtlich ihrer Anzahl sowie ihrer Art ist nicht vorgesehen. Wesentlich ist allein die serielle Datenübertragung von in digitaler Form vorliegenden allgemeinen Größen.

Fig. 1 zeigt in einem groben Übersichtsschaltbild ein Steuergerät für Betriebskenngroßen einer Brennkraftmaschine in einem Kraftfahrzeug zusammen mit einer Signalübertragungs- und Anzeigeeinheit. Mit 15 ist die Recheneinheit des Steuergeräts bezeichnet, mit 16 der dazugehörige Schreib-Lese-Speicher, mit 17 der NUR-Lese-Speicher und mit 18 die Ein-Ausgabe-Einheit. Sämtliche vier Einheiten 15 bis 18 sind untereinander über einen Adressenbus 19 sowie einen Datenbus 20 verbunden. Mit 21 ist ein Parallel-Seriens-Wandler in Form eines Schieberegisters bezeichnet, dessen serieller Ausgang zu einer gestrichelt gezeichneten Schnittstelle 22 geführt ist. Gesteuert wird der Parallel-Seriens-Wandler 21 ausgehend von der Recheneinheit 15 über deren N- und TP-Ausgang, wobei diese Ausgänge zu einem vor dem Steuereingang des Wandlers 21 liegenden NAND-Gatter 23 geführt sind. Ausgelöst wird die Datenübertragung mittels eines z. B. handbetätigten Schalters 24 an einem entsprechenden Steuereingang der Recheneinheit 15 oder durch Programmbefehle.

Eine z. B. Sieben-Segment-Anzeige-Einheit trägt das Bezugszeichen 26. Sie wird angesteuert vom Ausgangssignal eines Serien-Parallel-Wandlers 27, der seine Eingangsinformation von einer der Schnittstelle 22 nachgeschalteten Empfängereinheit 28 erhält. Diese Empfängereinheit 28 wird von einem Taktgeber 29 gesteuert. Nähere Einzelheiten zur Steuerung dieses Taktgenerators 29 sind insbesondere aus Fig. 12 ersichtlich.

Während die bisher aufgeführten Blöcke der Signalübertragung mit nur einer Leitung dienen, ist gestrichelt gezeichnet ein spezieller Taktgenerator 31 für die Übertragung mittels zweier Leitungen, wobei dann über die Zusatzleitung 32 ein spezielles Übertragungstaktsignal geführt ist.

Die zunächst folgenden Ausführungsbeispiele beziehen sich auf zweipolige Schnittstellen, wobei zusätzlich eine Masseleitung erforderlich ist, die jedoch in der Regel ohnehin vorhanden ist.

Fig. 2 zeigt den Gegenstand von Fig. 1 mit der separaten Taktleitung 32 in einer ausführlicheren Art und Weise. Während der Teil im Steuergerät lediglich um eine Eingangsschutzschaltung 35 vor dem Takteingang des Schieberegisters 21 und eine Treiberstufe 36 beim

Serienausgang des Registers ergänzt ist, geht die Zeichnung des Anzeigegerätes mehr ins Detail. Dem Serien-eingang des Schieberegisters 27 ist eine Schutzschaltung 37 vorangestellt und der Reset-Eingang ist mit einer Startschaltung 38 verbunden. Zwischen Frequenzgenerator 31 und dem Schiebetakteingang des Schieberegisters 27 liegt eine Schiebetaktezeugerstufe 39, deren Aufbau in der nachfolgenden Fig. 4 näher erläutert ist. Ausgangsseitig ist die Schiebetaktezeugungsstufe 39 zusätzlich über eine Treiberstufe 40 mit der Schiebetaktleitung 32 zum Steuergerät verknüpft. Der Parallel-ausgang des Schieberegisters 27 steht über zwei nebeneinanderliegende Speicher 41 und 42 mit einer doppelt angeordneten Sieben-Segment-Anzeige 26 in Verbindung. Ihr Steuersignal erhalten die Speicher 41 und 42 aus der Schiebetaktezeugungsstufe 39.

Wesentlich beim Gegenstand von Fig. 2 ist die zweipolige Verbindungsleitung zwischen Steuer- und Anzeigegerät. Dabei wird über eine der Leitungen der extern erzeugte Schiebetakt ins Steuergerät übertragen und die andere Leitung führt die einzelnen Daten. Somit ist die Datenübertragung völlig losgelöst von der Taktfrequenz des Steuergerätes, was im Hinblick auf die universelle Gestaltung des Anzeigegeräts entscheidend ist.

Die Art der zu übertragenden Daten, d. h. Betriebskenngroßen, Steuergrößen oder z. B. Fehlercodes, wird abhängig von der Recheneinheit 15 bzw. von einem externen Signal gesteuert. Sie gelangen als Wort in das Schieberegister 21 und werden von dort abhängig von der Steuerung des Anzeigegeräts seriell ausgelesen, über die Schnittstelle 22 übertragen und in das empfängerseitige Schieberegister 27 eingelesen. Von dort erfolgt wiederum die Ausgabe als Wort und die entsprechende Anzeige der Werte abhängig vom "Data-Valid-Signal" aus der Schiebetaktezeugungsstufe 39.

Fig. 3 zeigt ein Beispiel eines Frequenzgenerators 31. Sein Bautyp ist als RC-Generator bekannt und er besteht aus zwei hintereinandergeschalteten Invertern 44 und 45, wobei der zweite Inverter 45 mit einer Reihenschaltung aus Kondensator 46 und Widerstand 47 überbrückt ist und die Verbindungsstelle von Kondensator und Widerstand über einen Widerstand 48 mit dem Eingang des ersten Inverters 44 in Verbindung steht. Die angegebenen Rückkopplungen bewirken eine Eigenschwingung des Systems mit einer von den Werten der einzelnen Bauelemente abhängigen Frequenz.

Fig. 4 zeigt ein Ausführungsbeispiel der Schiebetaktezeugungsstufe 39 zusammen mit ihrer Randbeschaltung. Hauptmerkmal der Schiebetaktezeugungsstufe 39 ist ein vierstelliger Zähler 50, dessen Clock-Eingang vom Frequenzgenerator 31 beschickt wird. Der Schiebetakt selbst wird über ein NAND-Gatter 51 ausgehend vom Eingangsfrequenzsignal sowie vom Signal des Q4-Ausgangs des Zählers 50 gebildet. Das Data-Valid-Signal wird vom Übertragungsausgang des Zählers 50 abgenommen. Zurückgestellt wird der Zähler 50 mittels eines positiven Signals am PE-Eingang, wobei dieses positive Signal über einen Taster 52 bereitgestellt wird und ein generelles Reset-Signal darstellt.

Die einzelnen Vorgänge bezüglich des Impulsbilds des Gegenstands von Fig. 4 sind in Fig. 5 dargestellt. Dabei zeigt Fig. 5a das Eingangsfrequenzsignal vom Frequenzgenerator 31, Fig. 5b das Rücksetzsignal, Fig. 5c den Spannungspegel am Q4-Ausgang des Zählers 50 (Binärzahlausgang), Fig. 5d das Ausgangssignal des NAND-Gatters 51 und somit das Schiebetaktsignal und schließlich Fig. 5e das Data-Valid-Signal als Überlaufsignal des Zählers 50.

Die Numerierung der einzelnen Frequenzsignal-Impulse macht deutlich, daß der Schiebetakt nach Ende des Reset-Signals mit dem achten Eingangsimpuls beginnt und entsprechend der Wertigkeit des Q4-Ausgangs mit dem fünfzehnten Impuls einschließlich endet. Insoweit entspricht die dargestellte Schiebetakterzeugungsstufe lediglich einem Frequenteiler.

Während der Zähler 50 in Fig. 4 mittels eines Signals vom Taster 52 zurückgesetzt wird, empfiehlt sich bei automatischen Anlagen ein zwangsweises Rücksetzen des Zählers 50 beim Einschalten der Stromversorgung, um definierte Ausgangszustände zu erhalten. Die Grundschatzung hierfür ist ebenfalls bekannt und in Fig. 6 noch einmal dargestellt. Sie besteht aus einem als NAND-Gatter ausgebildeten Schmitt-Trigger 54, dessen erster Eingang unmittelbar mit einer Plus-Leitung 55 verknüpft ist und dessen zweiter Eingang zur Verbindungsstelle eines Kondensators 56 und eines Widerstandes 57 geführt ist, die zwischen der Plus-Leitung 55 und Masse liegen. Dabei ist der Widerstand 57 noch mit einer in Sperrrichtung gepolten Diode 58 überbrückt.

Die in Fig. 6 dargestellte Schaltungsanordnung erzeugt aufgrund ihrer Beschaltung unmittelbar nach dem Einschaltmoment ein positives Ausgangssignal, dessen Dauer sich nach den Werten der RC-Kombination richtet. Da nach dem Einschaltvorgang das Potential über dem Kondensator 56 nicht mehr geändert wird, zumindest bis zum nachfolgenden Ausschalten der Anlage, ergibt sich am Ausgang des NAND-Gatters 54 ein einmaliger Impuls im Anschluß an jeden Einschaltvorgang.

Beim Gegenstand von Fig. 2 ist das Abrufen der Signale aus dem Steuergerät über die Schnittstelle 22 allein abhängig vom Auftreten des Schiebetakts auf der Leitung 32. Je nach dem gewünschten abzurufenden Wert wechselt dieser relativ häufig, z. B. der Drehzahlwert, so daß Vorsorge getroffen werden muß, daß nicht während der Datenübertragung und damit während des Auslesens der Werte aus dem Schieberegister 21 gleichzeitig neue Werte in dieses Register eingeschrieben werden. Problematisch ist dieser Fall deshalb, weil dann die Wertigkeit innerhalb des Datenwortes nicht mehr mit der Wertigkeit der einzelnen Stellen im Schieberegister übereinstimmt.

Die Fig. 7 bis 9 zeigen daher schaltungstechnische Möglichkeiten, um diesen genannten Fehler vermeiden zu können.

Beim Gegenstand von Fig. 7a ist dem Schiebetakteingang des Schieberegisters 21 eine Zusatzschaltung 60 vorgeschaltet, mit der während des Ladesignals für das Schieberegister 21 das Anlegen des Schiebetaktes an das Register gesperrt wird. Damit kann das geladene Datenwort nicht undefiniert verschoben werden. Nachteilig ist jedoch, daß aufgrund der unterbrochenen Übertragung der Empfänger nur eine Teilinformation erhält, die damit fehlerhaft ist.

Die Zusatzschaltung 60 von Fig. 7a weist zwei Eingänge 61 und 62 sowie einen Ausgang 63 auf. Ein ausführliches Schaltbild dieser Zusatzschaltung 60 ist in Fig. 7b dargestellt, wobei die gleichen Bezugszahlen für die Eingänge und den Ausgang angegeben sind. Nach der Darstellung von Fig. 7b beinhaltet die Zusatzschaltung eine Demodulationsschaltung (z. B. nach Unterlagen von RCA ICAN 6267) 65 sowie eine Kippstufe 68 (z. B. CD 4013). Dabei wird das Ladesignal vom Eingang 62 zum Takteingang der Kippstufe 68 durchgeschaltet, deren D-Eingang von der Versorgungsspannung beaufschlagt ist. Der Ausgang mit dem inversen Signal der Kippstufe 68 ist zu einem dem Ausgang 63 vorgeschal-

teten UND-Gatter 69 geführt, dessen zweiter Eingang unmittelbar mit dem Eingang 61 für den Schiebetakt verbunden ist. Auch die Demodulationsschaltung erhält ihr Eingangssignal von diesem Schiebetakteingang 61 und steuert über einen Inverter 70 den Rücksetzeingang der Kippstufe 68.

Das zu der Schaltungsanordnung von Fig. 7b gehörende Impulsdiagramm zeigt Fig. 7c. Dabei zeigt a das Schiebetaktsignal am Eingang 61, b das Ladesignal am Eingang 62, c das Rücksetzsignal am Rücksetzeingang der Kippstufe 68, d das Ausgangssignal am invertierenden Ausgang der Kippstufe 68 und schließlich e das Signal am Ausgang 63 der Schaltungsanordnung. Das Impulsdiagramm macht deutlich, daß der Schiebetakt mit Eintreffen des Ladesignals am Eingang 62 unterbrochen wird, so daß über die Schnittstelle 22 keine weiteren Daten mehr übertragen werden. Im Empfangsteil ist dann jedoch Sorge zu tragen, daß der bereits übertragende Teil nicht als komplett und damit als nicht fehlerfrei interpretiert wird.

Im Hinblick auf eine fehlerfreie Übertragung kann das senderseitige Schieberegister auch nur einmal unmittelbar vor der Datenübertragung geladen werden. Dies bedeutet jedoch einen erheblichen schaltungstechnischen Aufwand im Steuergerät, weil für diesen Fall die Steuerung des Rechners 15 mit der Schaltungsanordnung im Anzeigegerät synchronisiert werden mußte.

Eine weitere und relativ einfache Möglichkeit ist die Zwischenspeicherung des Signals vom Datenbus im Steuergerät. Dabei wird dieser Zwischenspeicher abhängig von einem Rechnersignal geladen und die Übernahme in das der Parallel-Serien-Wandlung dienende Schieberegister wird dann vom Schiebetakt aus gesteuert. Ein Beispiel hierfür zeigt Fig. 8.

Fig. 8 zeigt eine Sendeschaltung im Steuergerät mit einer Zusatzschaltungsanordnung für eine unterbrechungsfreie Übertragung. Dabei ist zwischen Datenbus 20 und Schieberegister 21 ein Zwischenspeicher 72 geschaltet. Die erforderliche Zusatzschaltungsanordnung 73 entspricht im wesentlichen derjenigen von Fig. 7a. Sie weist zwei Eingänge 74 und 75 für das Schiebetakt- und Ladesignal auf und gibt an einem ersten Ausgang 76 das Verschiebesignal für das Schieberegister 21 und über einen zweiten Ausgang 77 das Ladesignal für dieses Schieberegister 21 ab. Jedes Mal mit Beginn der acht Schiebetakte von der Taktleitung 32 werden die Werte aus dem Zwischenspeicher 72 in das Schieberegister 21 geladen. Das Ladesignal für den Zwischenspeicher 72 sperrt die Übernahme von Daten aus dem Zwischenspeicher 72 in das Schieberegister 21. Auf diese Weise kann der Zwischenspeicher 72 nahezu unabhängig von den Gegebenheiten im Empfangsgerät gespeist werden und gleichzeitig liegen am Schieberegister 21 als Parallel-Serien-Wandler zumindest während der Dauer der Datenübertragung konstante Eingangswerte an.

Fig. 9a stimmt mit Fig. 8 überein, was die Verwendung eines Zwischenspeichers vor dem Schieberegister anbelangt. Dabei wird jedoch als Alternativlösung der Schiebetakt im Steuergerät selbst erzeugt, wenn auch unter Umständen losgelöst vom eigentlichen Taktignal. Im einzelnen ergibt sich dabei folgender Aufbau: Eine Schiebetakt-Erzeugungsstufe ist mit 80 bezeichnet. Sie besitzt drei Ausgänge 81, 82 und 83, wobei das Signal am Ausgang 82 zusammen mit einem rechnergesteuerten Ladesignal von einem Eingang 84 zu einem UND-Gatter 85 geführt ist, dessen Ausgang im Ladeeingang des Zwischenspeichers 72 verknüpft ist. Der Ladeeingang des Schieberegisters 21 steht unmittelbar mit dem Aus-

gang 81 der Schiebetaktezeugungsstufe 80 in Verbindung.

Beim Gegenstand nach Fig. 9c wird die Ladung des Zwischenspeichers 72 während der eigentlichen Datenübertragung unterbrochen, d. h., daß das Schieberegister nur während der Pausenzeit neu geladen wird. Eine entsprechende Abstimmung zwischen Ladesignal und Rückhersteuerung sorgt dann dafür, daß jeweils die neusten Werte im Zwischenspeicher verfügbar sind.

Fig. 9b zeigt ein Ausführungsbeispiel der Schiebetaktezeugungsstufe 80 von Fig. 9a, wobei der Block 90 dem Gegenstand von Fig. 4 entspricht. Dieser Block 90 besitzt drei Ausgänge 91 (Q4), 92 (Data-Valid) sowie 93 für den Schiebektakt. Beide Ausgänge 91 und 92 führen über je einen Inverter 94 und 95 zu einem ersten Eingang zweier UND-Gatter 96 und 97, wobei das UND-Gatter 96 zusätzlich vom Ladesignal des Punktes 84 beaufschlagt wird. Das UND-Gatter 97 steht über einen Inverter 98 mit dem Ausgang 93 des Blocks 90 in Verbindung. Während nun der Ausgang des UND-Gatters 96 das Ladesignal 1 für den Zwischenspeicher 72 liefert, steuert das Ausgangssignal des UND-Gatters 97 als Ladesignal 2 den Lademoment des Schieberegisters 21.

Fig. 9c zeigt das zum Gegenstand von Fig. 9b gehörende Impulsbild. Dabei ist den einzelnen Signalverläufen die Bezugszahl des Orts ihres jeweiligen Auftretens zugeordnet. Erkennbar ist aus diesem Impulsdiagramm von Fig. 9c, daß das Ladesignal 1 für den Zwischenspeicher dem Ladesignal 2 für das Schieberegister nacheilt, so daß der Zwischenspeicher erst nach der Wertevernahme in das Schieberegister mit neuen Werten geladen wird.

Gemeinsam war den bisher besprochenen Lösungsmöglichkeiten für die Datenübertragung, daß außer einer Masseleitung 2 Steuerleitungen verfügbar sein müssen. Die Erfahrung umfaßt jedoch auch die Datenübertragung mit nur einer einzigen Leitung. Die Fig. 10 bis 13 zeigen die entsprechende sender- und empfängerseitige Schaltungsanordnung mit den dazugehörigen Impulsbildern.

Dabei muß der eigentlichen Datenübertragung eine Information für das Empfangsteil bezüglich der erforderlichen Abtastfrequenz vorangestellt werden. Hierfür dient ein sogenanntes Startbit, dessen Länge diese Information beinhaltet.

Fig. 10 zeigt die senderseitige Schaltungsanordnung für diese Übertragungsart. Mit 100 ist das als Parallel-Serien-Wandler wirkende Schieberegister bezeichnet, dem über einen Zwischenspeicher 101 vom Datenbus Datenworte zugeleitet werden. Dem Serienausgang des Schieberegisters 100 folgt ein ODER-Gatter 102 sowie nachfolgend eine Treiberstufe für die serielle Datenübertragung 103. Das Ladesignal für das Schieberegister 100 und für den Zwischenspeicher 101 kommt von einem Anschlußpunkt 104, wobei dieser Punkt mit dem Zwischenspeicher 101 unmittelbar verbunden ist und mit dem entsprechenden Eingang beim Schieberegister 100 über einen Inverter 105 und ein UND-Gatter 106. Eine Kippstufe ist mit 108 bezeichnet. Ferner finden sich in Fig. 10 ein UND-Gatter 109 mit einem Dreifach-Eingang und ein UNDGatter 110 mit zwei Eingängen. Ein Taktsignal liegt an einem Eingangspunkt 112 an und steuert sowohl den Takteingang der Kippstufe 108 als auch je einen Eingang des UND-Gatter 109 und 110. Ein vom Takt signal abgeleitetes weiteres Frequenzsignal steht an einem Anschlußpunkt 113 zur Verfügung und mit ihm wird der D-Eingang der Kippstufe 108 und der zweite Eingang des UND-Gatters 109 angesteuert. Zu-

rückgesetzt wird die Kippstufe 108 mit einem Signal vom Anschlußpunkt 114. Während der Q-Ausgang dieser Kippstufe 108 mit dem zweiten Eingang des UND-Gatters 110 gekoppelt ist, steuert das Signal vom Ausgang Q der Kippstufe 108 das UND-Gatter 109 über dessen dritten Eingang. Der Ausgang dieses UND-Gatters 109 ist sowohl zum weiteren UND-Gatter 106 als auch zum zweiten Eingang des ODER-Gatters 102 geführt. Schließlich steht der Ausgang des UND-Gatters 110 mit dem Takteingang des Schieberegisters 100 in Verbindung.

Erklärt wird die in Fig. 10 dargestellte Schaltungsanordnung zweckmäßigerweise anhand des Impulsdiagramms von Fig. 11, wobei die einzelnen Impulslügen mit den Zahlen der jeweiligen Orte ihres Auftretens bezeichnet sind.

In Fig. 11 zeigt a die Taktfrequenz am Eingang 112, b ein in der Frequenz geteiltes Signal, c das Ausgangssignal am Q-Ausgang der Kippstufe 108, d das Ausgangssignal des UND-Gatters 109. Dieses Signal wird gleichzeitig als Startbit zum ODER-Gatter 102 durchgeschaltet und enthält somit eine Information zur verwendeten Taktfrequenz. Fig. 11e zeigt das am Eingang 104 anliegende Ladesignal, das zeitlich willkürlich auftritt und sowohl den Zwischenspeicher 101 mit neuen Daten lädt, als auch die neue Datenübernahme in das nachfolgende Schieberegister 100 sperrt. Fig. 11f zeigt das Ladesignal für das Schieberegister 100, wobei deutlich wird, daß jeweils zu Beginn einer Datenübertragung das zuletzt im Zwischenspeicher 101 befindliche Datenwort in das Schieberegister 100 übernommen wird. Das Taktsignal wird für das Schieberegister 100 ist in Fig. 11g dargestellt, sein entsprechendes Ausgangssignal in Fig. 11h. Schließlich zeigt Fig. 11i die zu übertragende Information in ihrer Gesamtheit als Summe von Startbit und serielltem Datenwort.

Die Länge der diesem Datenwort folgenden Pause wird beim vorliegenden Beispiel durch die in Fig. 11b dargestellte Frequenz bestimmt, die einem sechzehntel der Grundtaktfrequenz entspricht. Infolgedessen wird beim Gegenstand der Fig. 10 mit jedem sechzehntel Grundtaktimpuls mit einer Informationsübertragung begonnen. Die in Fig. 10 dargestellte Sendeschaltung läßt sich relativ leicht auf einem LSI-Baustein für Ein-/Ausgabe eines Mikrocomputers unterbringen. Damit wird eine programmgesteuerte Ausgabe von Datenworten zur Anzeige von Betriebsdaten und z. B. Fehlercodes ermöglicht. Von Vorteil ist dabei, daß die benötigten Hilfskontakte nach Fig. 11a und 11b in der Regel bereits im Ein-/Ausgabe-Schaltkreis verfügbar sind.

Ohne jeglichen Hardware-Aufwand läßt sich ein serielles Datentelegramm auch durch entsprechende Programmierung des Mikrocomputers an seinem seriellen Ausgang überzeugen.

Nach Fig. 11 ist dem eigentlichen Datenwort ein Startbit vorgeschaltet, wobei die Dauer des Startbits in einem festen Zusammenhang mit dem jeweiligen Zeitpunkt der übertragenen Daten steht. Grundgedanke der Erfahrung mit der nur einpoligen Übertragungsleitung ist nun, die Länge dieses Startbits als Synchronisationsinformation für den Datenempfänger zu verwenden. Dazu wird die Länge des Startbits empfängerseitig ausgezählt und die erforderlichen Abtastpunkte für die Daten entsprechend gewählt.

Ein Beispiel für die entsprechende Empfängerschaltung ist in Fig. 12 dargestellt.

Beim Gegenstand von Fig. 12 dient ein erster Zähler 120 der Längenbestimmung des Startbits. Dazu sind ein

Speicher 121, vier Kippstufen 122, 123, 124 und 125 sowie UND-Gatter 126, 127 und 128 neben einem NOR-Gatter 129 erforderlich. Der Erzeugung der Abtastpunkte in der Mitte der Datenteilworte dient ein Zähler 130 sowie eine Kippstufe 131. Schließlich ist für die Anzeige ein Komplex von Serien-Parallel-Wandler in Form eines Schieberegisters 132, eine Speicher- und Treiberstufe 123 sowie eine Anzeigeeinrichtung 134 erforderlich. Zurückgestellt werden sämtliche Zähler- und Speichereinrichtungen mit einem von einem jeden Startbit abgeleiteten Rücksetzimpuls mittels der Rücksetzimpulserzeugerstufe 135.

Im einzelnen ergibt sich folgender Schaltungsaufbau des Gegenstandes von Fig. 12. Die Informationsübertragungsleitung kommt von der Schnittstelle 22 und führt über eine Eingangsschutzschaltung 136 sowohl zur Rücksetzimpulsenhheit 135 als auch zu einem Eingang des UNDGatters 126. Dieses ist ausgangsseitig zum D-Eingang der Kippstufe 122 geführt, dessen Q-Ausgang sowohl mit dem D-Eingang der nachfolgenden Kippstufe 123 als auch mit je einem Eingang des NOR-Gatters 129 und des UND-Gatters 127 in Verbindung steht. Die beiden anderen Eingänge dieser Gatter sind mit dem  $\bar{Q}$ -Ausgang der Kippstufe 123 verknüpft. Beide Ausgänge der Gatter 129 und 127 sind zu je einem der Setz- bzw. Rücksetzeingänge der nachfolgenden Kippstufe 124 geführt. Während der Q-Ausgang dieser Kippstufe 124 über das UND-Gatter 128 mit dem CI-Eingang des Zählers 120 gekoppelt ist, steuert das Signal vom  $\bar{Q}$ -Ausgang der Kippstufe 124 die Zählrichtung dieses Zählers 120. Getaktet werden die Kippstufen 122 und 123 sowie der Zähler 120 ausgehend von einem am Eingang 138 anliegenden Taktfrequenzsignal. Der Zahlenausgang des Zählers 120 ist mit dem Speicher 121 verknüpft und dessen Ausgang wiederum bestimmt den jeweiligen Anfangswert des Zählers 120, so daß sich über diesen Speicher 121 eine Rückkopplung für den Zähler 120 ergibt. Der Übertrag-Ausgang des Zählers 120 steuert den D-Eingang des Flipflops 125 und dessen Q-Ausgang wiederum die Zählerbereitschaft des Zählers 120 sowie die Zählfrequenz des Zählers 130. Das Zählerbereitschaftssignal des Zählers 130 kommt ebenso wie das Übernahmesignal des Speichers 121 sowie das Signal am Setzeingang der Kippstufe 131 vom Ausgang des NOR-Gatters 129. Während der  $\bar{Q}$ -Ausgang der Kippstufe 131 mit den beiden zweiten Eingängen der UND-Gatter 126 und 128 verknüpft ist, führt eine Leitung 140 von  $\bar{Q}$ -Ausgang zu einem UND-Gatter 141, an dessen zweiten Eingang das von der Eingangsschutzschaltung kommende Signal 136 anliegt und dessen Ausgang zum Serieneingang des Schieberegisters 132 geführt ist. Die Taktfrequenz dieses Schieberegisters 132 hängt unmittelbar vom Signal am Q1-Ausgang des Zählers 130 ab. Der Überlauf-Ausgang dieses Zählers 130 steuert schließlich noch das Zurücksetzen der Kippstufe 131 über einen Inverter 142. Das als Serien-Parallel-Wandler arbeitende Schieberegister 132 gibt die jeweils übertragene Dateninformation an den Speicher 133 und schließlich an die Anzeigeeinheit 134 weiter.

Die Wirkungsweise des in Fig. 12 dargestellten Gegenstandes ergibt sich aus dem Impulsbild nach Fig. 13.

Fig. 13a zeigt das Eingangssignal der Empfangsschaltung, welches zwangsläufig dem Ausgangssignal Fig. 11i der Sendeschaltung entspricht. Fig. 13b zeigt den Zählerstandsverlauf des Zählers 120, wobei die Betriebsweise dieses Zählers ersichtlich wird. Wesentlich ist ein Aufwärtszählvorgang während der Zeitdauer des Startbits

und somit der halben Periodendauer einer Dateneinzelinformation. Daraan schließt sich mit einem dem Anstieg entsprechenden Abfallgradienten ein Abwärtszählvorgang an, wobei dann jeweils der Zähler nach Erreichen seines Null-Durchgangs wieder auf diesen vorher ermittelten Zählerwert zurückgesetzt wird. Auf diese Weise werden Abtastpunkte nach Fig. 13c gewonnen, die im Vergleich zum Linienzug nach Fig. 13a jeweils mittig zu einer Dateninformation liegen. Das Start- und Stop-Signal für den anfänglichen Zählvorgang im Zähler 120 zeigen die Fig. 13d und 13e. Das Rücksetzsignal für diesen Zähler 120 ist in Fig. 13f dargestellt und das davon abgeleitete Schiebetaktsignal in Fig. 13g bzw. 13i. Das Zeit-Signal für die Übertragung des gesamten Datenworts zeigt Fig. 13h. Wesentlich für ein korrektes Arbeiten des Gegenstandes von Fig. 12 ist eine wesentlich höhere Taktfrequenz als die Folgefrequenz der Daten, weil davon die Genauigkeit der Auszählung des Startbits abhängt.

Aufgrund der mittigen Datenabfrage – vergleiche Fig. 13a mit 13i – sind kleinere Verschiebungen in der Abtastfrequenz ohne Belang, da sie ja zu Beginn einer jeden Informationsübertragung neu ermittelt wird und der Schiebetakt zumindest anfangs, d. h. beim ersten Datenbit, sehr gut angenähert in der Mitte dieses Datenbits liegt. Nach Einlauf eines kompletten Datensatzes in das Schieberegister 132 wird das eingelesene Datenwort in den Speicher 133 übernommen und letztlich der Anzeigeeinheit 134 zugeführt.

Wesentlich bei den Gegenständen von Fig. 10 und 12 ist die serielle Informationsübertragung bezüglich der Taktfrequenz und der Daten über nur eine Leitung außer der Masseleitung, sowie die zwangsläufige Synchronisierung der Signalverarbeitung im Empfangsteil auf die im Sendeteil zur Verfügung stehende Taktfrequenz. Dabei eignet sich dieses System neben seinem Einsatz im Kraftfahrzeug selbst auch für die Datenübertragung zwischen Kraftfahrzeug und z. B. einer Diagnoseeinheit. Für den Einsatz im Kraftfahrzeug selbst stehe stellvertretend die Verbindung zwischen einem irgendwie gearbeiteten digital arbeitenden Steuergerät für Betriebskenngrößen der Brennkraftmaschine und z. B. Anzeigeeinheiten im Bereich des Armaturenbretts.

#### Patentansprüche

1. Verfahren zur asynchronen seriellen Datenübertragung mit wahlfreier Übertragungsgeschwindigkeit und Mitteln zur Erkennung der Übertragungsgeschwindigkeit, dadurch gekennzeichnet, daß zur Erkennung der Übertragungsgeschwindigkeit vor den Daten ein Startbit mit nachfolgender Pause übertragen wird, daß das Verhältnis von Startbitlänge und Pausenlänge fest vorgegeben ist und daß durch die Länge des Startbits der empfängerseitige Abtastfrequenzgenerator gesteuert wird.
2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß jedes Datenbit doppelt so lang wie das Startbit ist.
3. Verfahren zur asynchronen seriellen Datenübertragung mit wahlfreier Übertragungsgeschwindigkeit, dadurch gekennzeichnet, daß die Übertragung der Daten vom Sender zum Empfänger durch ein vom Empfänger abgegebenes Taktsignal ausgelöst und bewirkt wird und daß durch die Auslösung und während der Datenübertragung eine Änderung der Daten verhindert wird.
4. Vorrichtung zur Durchführung eines Verfahrens

nach Anspruch 3, dadurch gekennzeichnet, daß der Sender ein Schieberregister (21, 100) aufweist, das durch einen im Empfänger befindlichen Taktgenerator (31) steuerbar ist und daß Mittel vorgesehen sind, durch die ein Einlesen von Daten während der Dateübertragung unterbunden ist. 5

5. Vorrichtung nach Anspruch 4, dadurch gekennzeichnet, daß die Übertragung des Taktes und die Datenübertragung über getrennte Leitungen erfolgt. 10

6. Schaltungsanordnung zur Durchführung eines Verfahrens nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß ein Schaltungsteil zur Erzeugung eines Startschritts mit vorgegebenem Puls-Pausenverhältnis vorgesehen ist, daß dieser Schaltungsteil mit dem Takt für ein Schieberregister (21, 100) zur seriellen Datenausgabe gesteuert ist und daß im Empfänger ein Zähler (120) zur Bestimmung der Starthütänge vorgesehen ist, der die Abschaltung für die Daten steuert. 15 20

7. Vorrichtung nach einem der Ansprüche 4 bis 6, daß dem als Parallel-Serienwandler ausgebildeten Schieberregister (21, 100) ein Zwischenspeicher (72, 101) vorgeschaltet ist. 25

8. Schaltungsanordnung nach einem der Ansprüche 4 bis 7, dadurch gekennzeichnet, daß als zu übertragende Daten die Betriebswerte eines Kraftfahrzeugs, vorzugsweise Drehzahl, Zündwinkel, Schließwinkel, Einspritzzeit, Testergebnisse oder Fehlercodes vorgesehen sind. 30

Hierzu 7 Blatt Zeichnungen

35

40

45

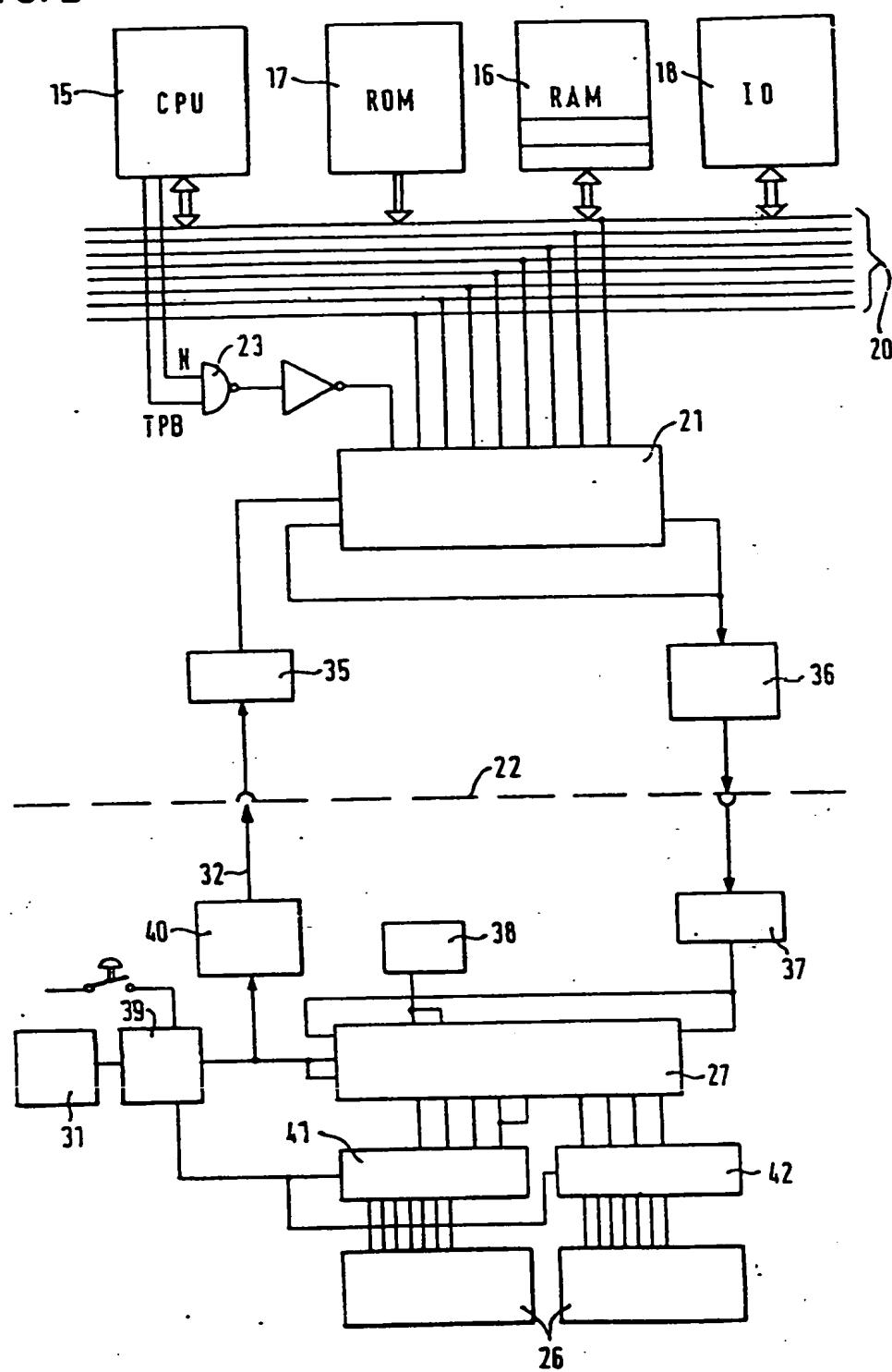
50

55

60

65

FIG. 2



ZEICHNUNGEN BLATT 3

Nummer:

30 01 331

Int. Cl. 4:

H 04 L 25/00

Veröffentlichungstag: 7. Dezember 1989

FIG.3

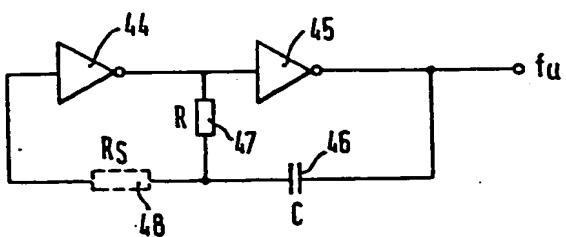


FIG.4

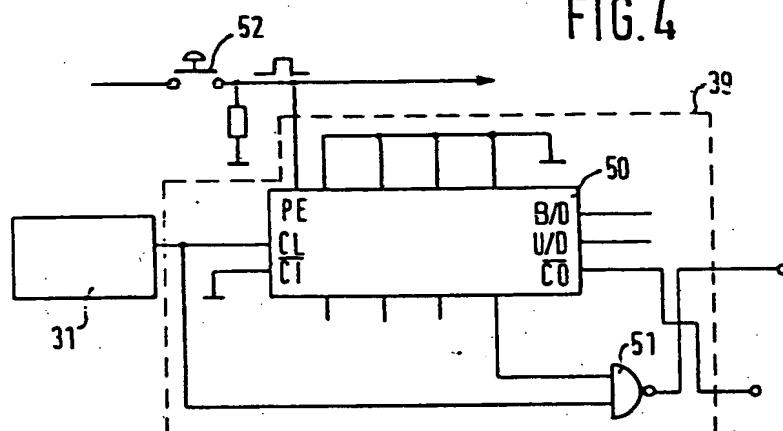


FIG.5

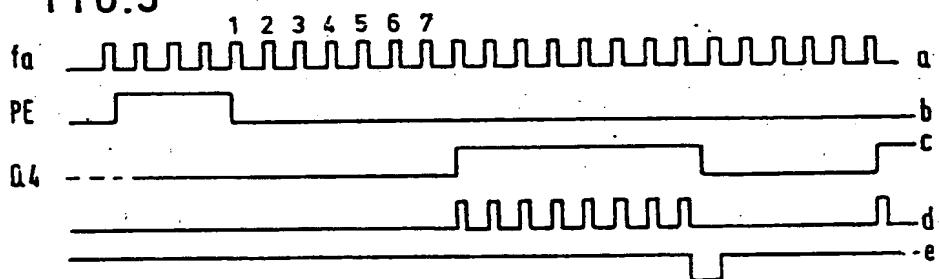


FIG.6

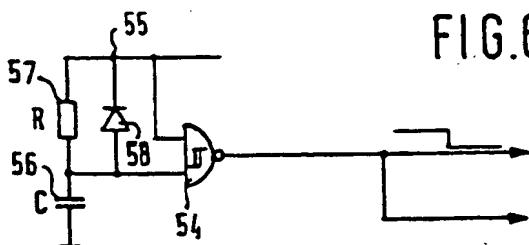


FIG. 7a

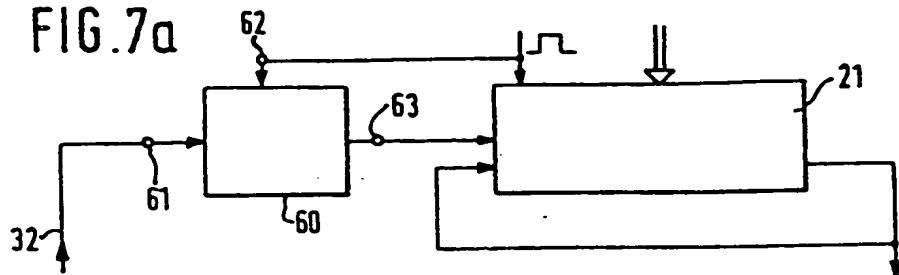


FIG. 7b

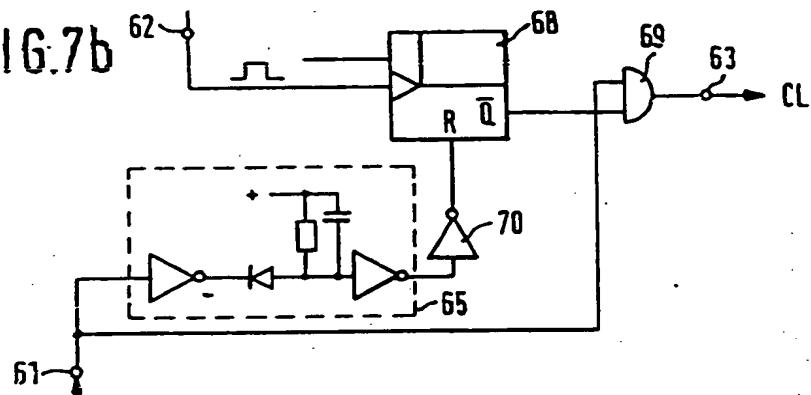


FIG. 7c

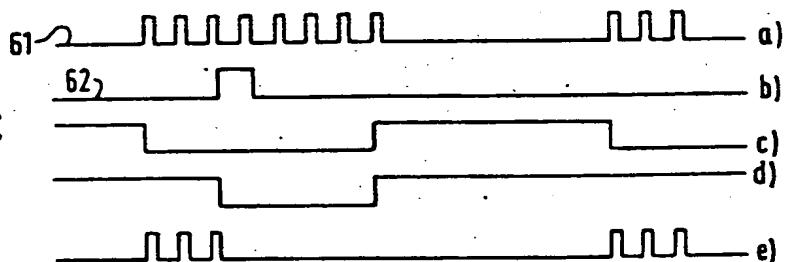
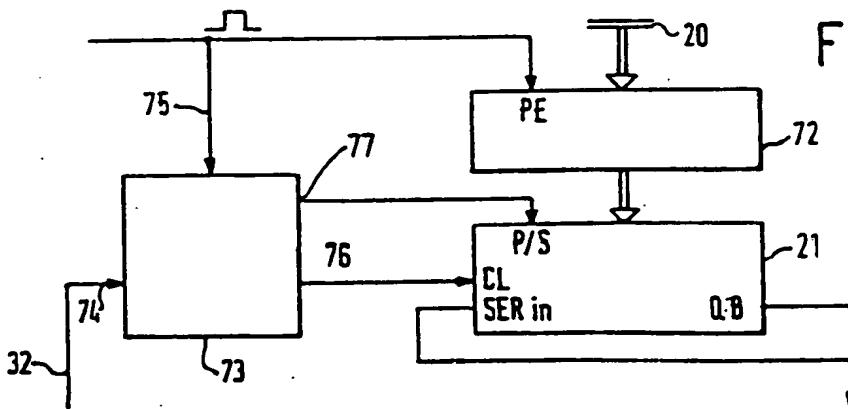


FIG. 8



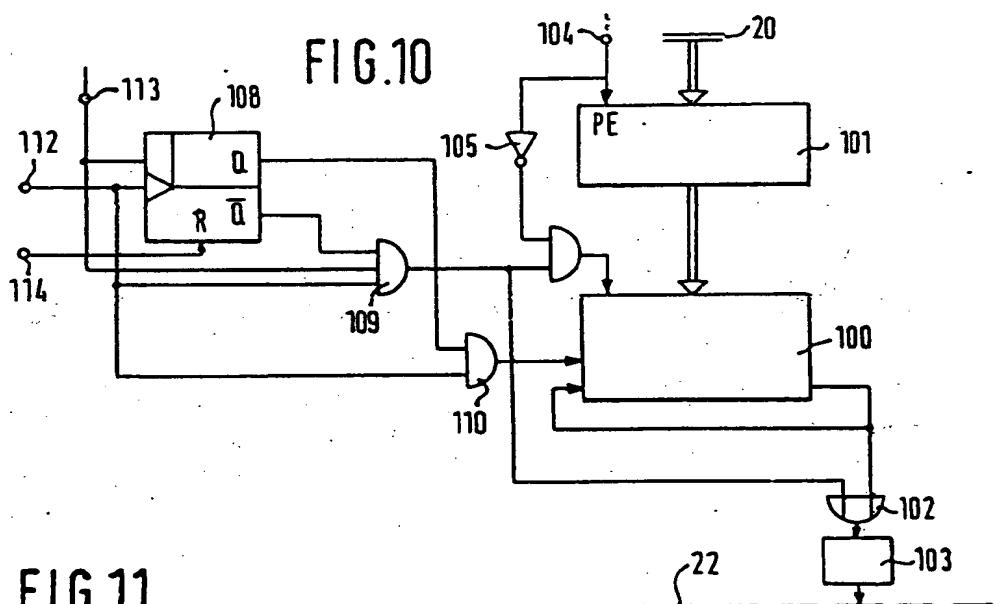
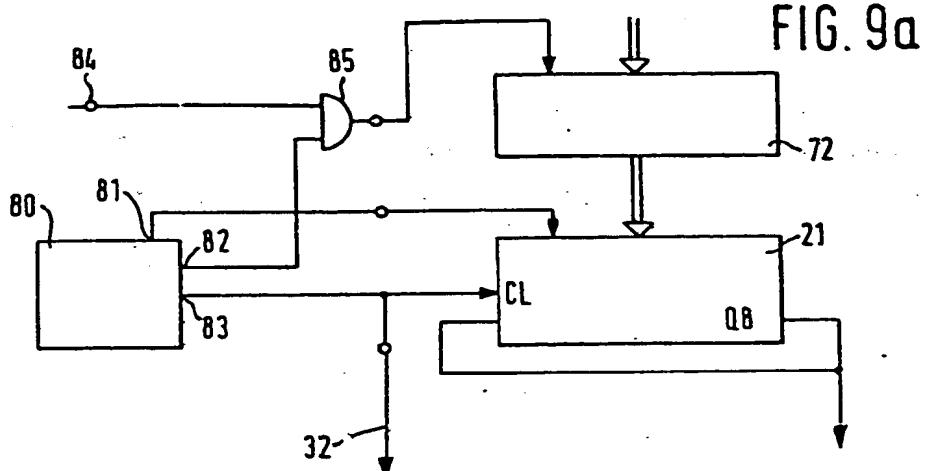
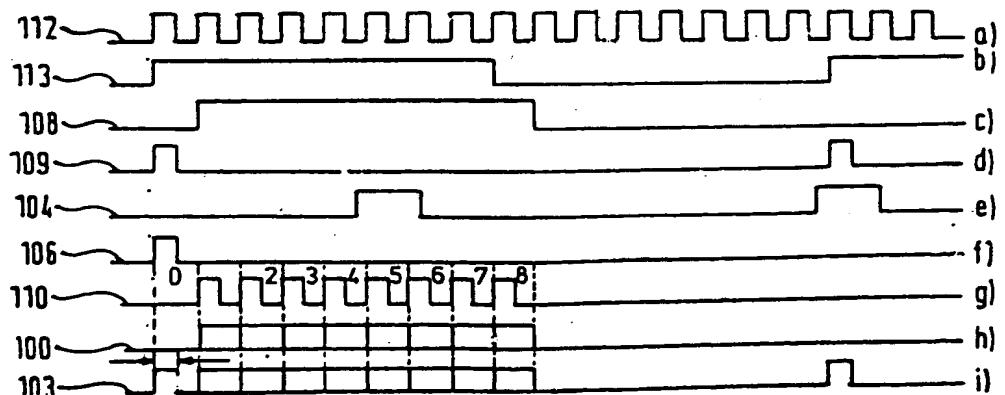


FIG. 11



ZEICHNUNGEN BLATT 6

Nummer: 30 01 331  
Int. Cl. 4: H 04 L 25/00  
Veröffentlichungstag: 7. Dezember 1989

FIG. 9b

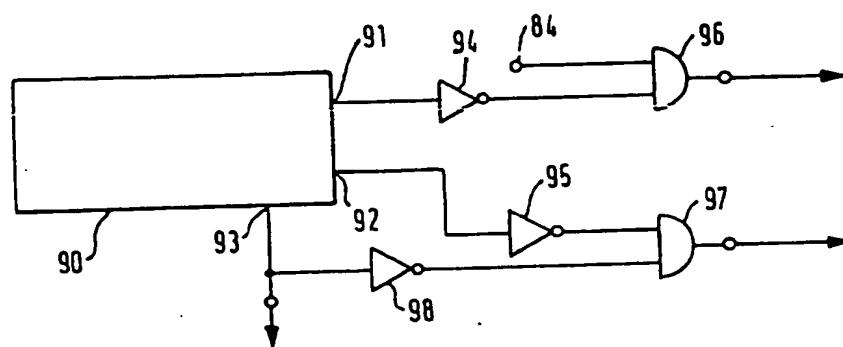
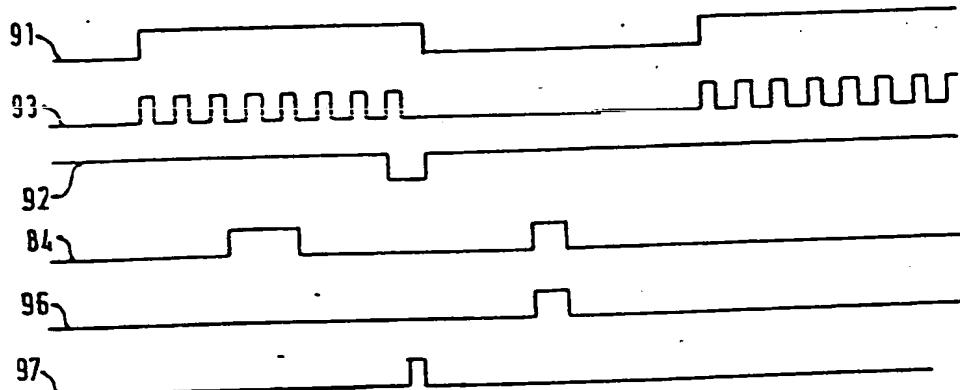


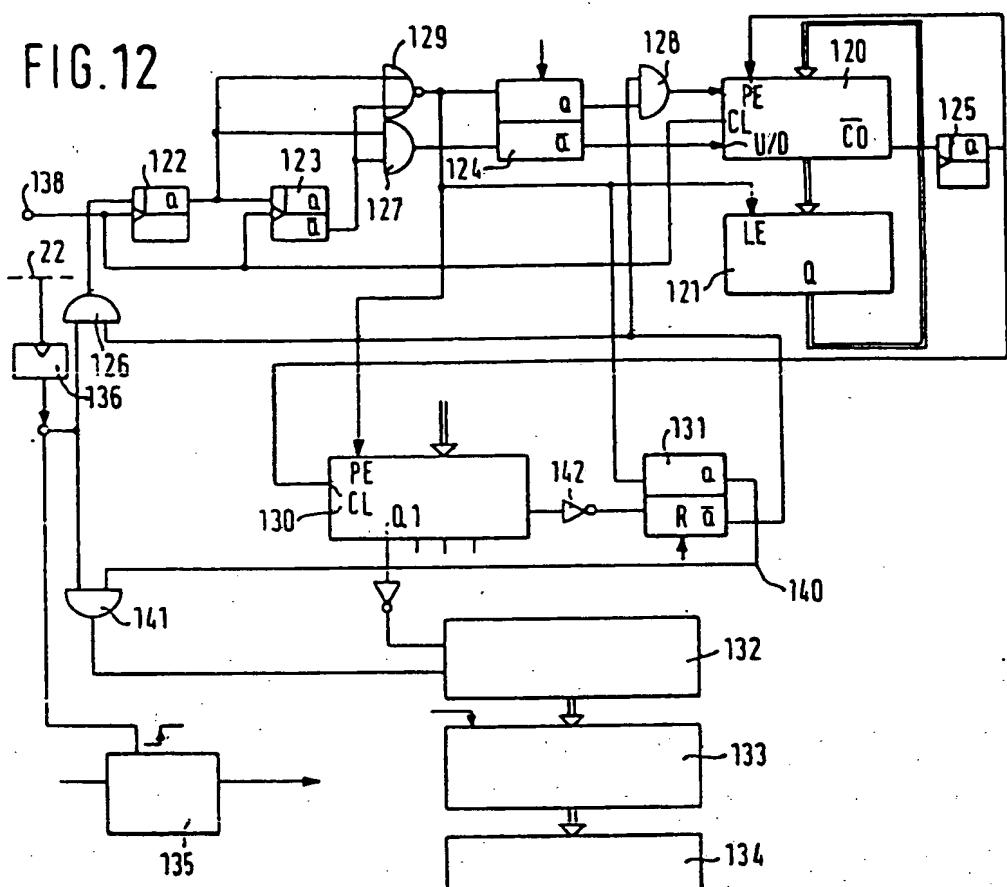
FIG. 9c



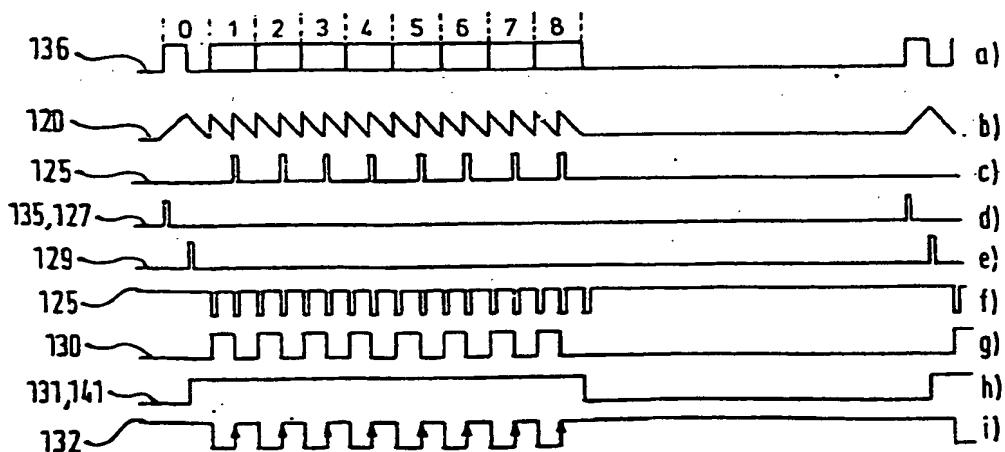
## **ZEICHNUNGEN BLATT 7**

**Nummer:** 30 01 331  
**Int. Cl.⁴:** H 04 L 25/00  
**Veröffentlichungstag:** 7. Dezember 1989

FIG. 12



**FIG. 13**



1/9/1

DIALOG(R) File 351:Derwent WPI  
(c) 2001 Derwent Info Ltd. All rts. reserv.

003070402

WPI Acc No: 1981-H0441D/198131

Serial transmission of data from and/or to motor vehicle - using microprocessor connected to interface for vehicle sensors and RAM and ROM

Patent Assignee: BOSCH GMBH ROBERT (BOSC )

Inventor: KLOETZNER W; NITSCHKE W; SCHENK M

Number of Countries: 002 Number of Patents: 003

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
DE 3001331	A	19810723	DE 3001331	A	19800116	198131 B
SE 8100210	A	19810817				198136
DE 3001331	C	19891207				198949

Priority Applications (No Type Date): DE 3001331 A 19800116

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
DE 3001331	A		32		

Abstract (Basic): DE 3001331 A

The equipment monitors or tests motor vehicles when operating on load. Faults are detected. In the vehicle is a microprocessor unit (15) which is connected to an input/output interface unit (18) with the vehicle sensors, and to a r.a.m. (16) and r.o.m. (17). Connection is by parallel signal bus (20) and control bus (19). Output across the transmitter-receiver interface (22) is by parallel/series converter (21) controlled by the processor (15). The receiver (28) feeds a series/parallel converter (27) which in turn supplies the v.d.u. (26) or other similar appts.

Connection is either by one lead, in which case a start bit sequence of each transmitted word is used to synchronise the receiver, or by a two wire system in which the second wire (32) is used for synchronising the read out of the parallel/series converter (21) with the receiver.

1

Title Terms: SERIAL; TRANSMISSION; DATA; MOTOR; VEHICLE; MICROPROCESSOR; CONNECT; INTERFACE; VEHICLE; SENSE; RAM; ROM

Index Terms/Additional Words: LOAD; TEST

Derwent Class: T01; T05; W01; W05; X22

International Patent Class (Additional): C08C-019/16; G06F-005/04; G07C-005/08; G08C-019/16; H03M-009/00; H04L-025/00

File Segment: EPI

Manual Codes (EPI/S-X): T01-D; T05-G01; W01-A08A; W05-D03A; X22-E

**THIS PAGE BLANK (USPTO)**

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**

**THIS PAGE BLANK (USPTO)**